

基于 optiSLang 的材料特性提取方法及其在差分传输线串扰仿真中的应用

[任晓瀛, 魏仲民, 尹昌刚, 李金龙]

[中兴通讯西安研发中心, 710114]

[摘 要] 本文使用 Ansys Electronics Desktop(AEDT 电子桌面) 中的 Q2D 和 circuit 模块与优化软件 optiSLang 结合, 进行了高频段频变材料特性的提取。PCB 传输线介质模型使用满足因果性的 Djordjevic-Sarkar 模型表征, 铜箔的粗糙度使用 Huray 模型。在此基础上, 利用 optiSLang 中 DOE 优化算法, 将传输线仿真与测试的插损幅度和相位进行拟合, 并通过迭代得到仿测误差最小的材料参数。使用得到的材料参数模型进行差分线间串扰仿真, 并与实测结果进行对比。通过对比高频段串扰仿测结果, 发现 50GHz 内, 仿测 ICN 相差不超过 0.05mV, 传输线间串扰仿测误差较小, 满足串扰仿真高精度、高带宽的要求, 验证了此方法在高带宽下提取频变材料特性的精确性。

[关键词] 材料特性提取, 传输线间串扰, DOE, optiSLang

Material Characteristics Extraction based on OptiSLang and Application in Crosstalk Simulation of Coupled Differential Transmission Lines

[Ren Xiaoying, Wei Zhongming, Yin Changgang, Li Jinlong]

[ZTE R&D Center, Xi'an, 710114]

[Abstract] In this paper, the Q2D and circuit modules of the Ansys Electronics Desktop (AEDT) are used together with the optimization software optiSLang to extract the

characteristics of the high band-width frequency-dependent material. The dielectric model and the surface roughness are calculated by the causal Djordjevic-Sarkar and Huray model respectively. On this basis, the DOE optimization algorithm in optiSLang is used to fit the amplitude and phase of insertion loss of transmission line between simulation and measurement results. The material parameters with the minimum error between simulation and measurement are obtained after iterations. Simulation results of crosstalk between different transmission-line pairs are obtained using the optimal material parameter model and then compare with the measured results. It is concluded that the deviation of the integrated crosstalk noise (ICN) between simulation and measurement does not exceed 0.05mV within 50GHz, meeting the requirements of high precision and high band-width in the line of crosstalk. This method is verified to be accurate in extracting the characteristics of frequency-dependent materials within high band-width.

[**Keyword**] material characteristics crosstalk DOE optiSLang

1 前言

随着信号的高速发展，对于电磁仿真而言，在高频使用非频变介电常数(Dk)和损耗因子(Df)已经无法满足精确性的要求。尤其在 112G 时，系统对传输线间串扰留出的裕量小，而传输线间的串扰却变得更敏感，因此对其的仿真精度有了更高的要求。需要在高带宽下，提高传输线间串扰仿真的精确性，减少更多仿测误差，为系统串扰留出更多的裕量。

DOE(Design of Experiments)是一种应用数理统计和概率论，科学的从结果中分析出影响目标的主要因素，对影响因素进行过滤，可以减少模拟实验次数，实现快速准确的定位，继而优化得到最佳参数[1]。optiSLang 软件将 DOE 的算法和回归法相结合，通过随机采样将变量输入至仿真软件中，结合目标仿真结果建立 MOP(Metamodel of Optimal Prognosis)响应模型，通过对 COP(Coefficient of Prognosis)较高的区域进一步优化，得到最优的参数组合。这种优化方式可以将多个参数、多个目标进行迅速、精确的仿真分析。

本文使用 Ansys 公司的相关软件，不仅进行了高频段材料参数的拟合，还使用最优参数组合进行了串扰仿测对比验证。主要思路分为三个部分，一是使用 AEDT 中的各个模块建立传输线模型，实现仿测对比，将二者的差值作为输出目标给 optiSLang 优化软件；二是利用软件强大的 DOE 算法，使用软件中敏感度分析模块建立材料参数和优化目标的映射关系 MOP 模型，进一步优化得到最优的材料参数；三是使用

Ansys 公司的 SIwave 将同材料的 PCB 设计文件从 cadence Allegro 中导入至 HFSS 中，使用提取得到的材料参数进行仿真，并与测试结果进行对比。从最终的仿测对比结果来看，使用 AEDT-optiSLang 方法提取得到的材料参数用于高频段传输线间串扰仿真时精度较高。

2 材料拟合

2.1 材料模型

在拟合过程中，材料参数的频变特性用 D-S 模型描述[2]，数学模型如下。

$$\varepsilon = \varepsilon_{\infty} + \Delta\varepsilon \cdot \frac{1}{\ln(\omega_A/\omega_B)} \cdot \ln\left(\frac{\omega_B + i\omega}{\omega_A + i\omega}\right) = \varepsilon_r \cdot (1 - i \cdot \tan \delta) \quad (1)$$

$\omega = 2\pi f$ 表示角频率；

ε_{∞} 表示材料高频的相对介电常数；

$\Delta\varepsilon = \varepsilon_{DC} - \varepsilon_{\infty}$ 表示光学和直流的介电常数差异；

$\omega_A = 2\pi f_1 = 2\pi 10^{m_1}$ 表示较低的过渡角频率，低于此角频率时，介电常数迅速接近其直流值；

表示较高的过渡角频率，高于此角频率时，介电常数迅速接近其光学极限。

$\omega_B = 2\pi f_2 = 2\pi 10^{m_2}$

铜箔的粗糙度模型使用 Huray “雪球”模型[3]，可以更精确的模拟出导体表面的损耗，由铜箔粗糙引起的阻抗变化如公式所示。

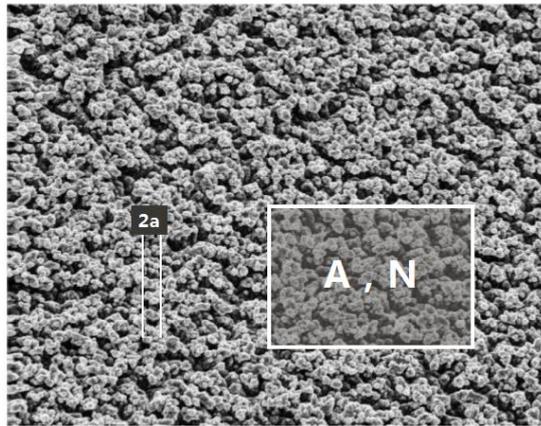


图 1 Huray 模型示意图[4]

$$Z_{rough} = Z_{smooth} \frac{P_{rough}}{P_{smooth}} \approx Z_{smooth} \left(1 + \frac{3}{2} \times SR_ratio \times \left(\frac{1}{1 + \frac{\sigma_f}{SR_radius} + \frac{1}{2} \left(\frac{\sigma_f}{SR_radius} \right)^2} \right) \right) \quad (2)$$

其中 SR_radius 表示雪球模型的半径；

$SR_ratio = 4\pi \times SR_radius^2 \times N / A_f$ A_f 表示该区域的面积， N 表示区域内雪球的个数。

2.2 拟合方法

根据上文中提到的思路，图 2 中为拟合流程示意图，拟合方法如下：

1. 在进行材料拟合前，制作待拟合材料的测试板，不仅要得到传输线的测试 S 参数，还需要对传输线物理结构进行切片分析，测量加工后的 PP 厚度、CORE 厚度、信号线和参考平面铜厚、信号线宽和厚度，以保证在使用 Q2D 建模时的准确性。

2. 根据切片数据，在电子桌面 Q2D 模块进行建模，根据 D-S 模型构建待拟合材料的 Dk 、 Df 参数，并将需要拟合材料参数 ϵ_∞ 、 $\Delta\epsilon$ 、 m_1 、 m_2 设为变量，粗糙度模型中 SR_ratio 和 SR_radius 也设为变量，输入初始值之后得到初始仿真结果。

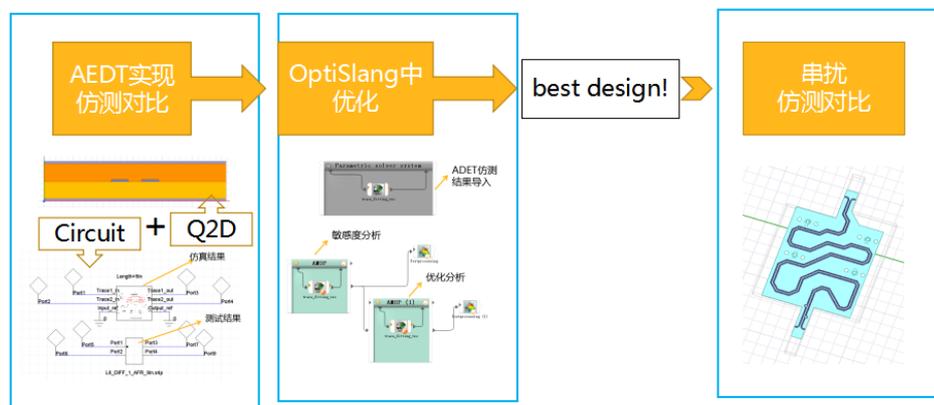


图 2 拟合流程图

3. 在电子桌面 circuit 模块中将 Q2D 初始仿真结果导入，搭建图中所示电路图，在该模块中进行仿真，输出插损幅度和相位的初始结果。

4. 将电子桌面对应的工程导入至 optiSLang 软件中，并将上述 6 个变量设为对应的优化变量，插损幅度、相位的仿真测试差值设为响应目标，在软件中通过迭代得到目标结果，软件会考量所有变量组合的目标值，根据目标要求给出最优变量组合。本次拟合中目标要求是插损幅度和相位的仿测差值最小，软件通过比较多组数据，给出 MOP 模型中插损幅度、相位的仿真测试差值最小的变量组合作为 best design。

5. 使用拟合得到的材料参数进行不同叠层的传输线仿真，将插损幅度、相位和传输线间串扰的仿真结果与测试结果进行对比，观察仿测结果的差异。

3 过程与结果

3.1 优化过程

拟合过程中为了加强结果的准确性，对差分线和单端线的插损幅度和相位作运算，在求得仿真结果和测试结果的差值之后，分别选取插损幅度、相位中差分 and 单端

差值较大的作为优化目标。图 3 所示为优化流程。

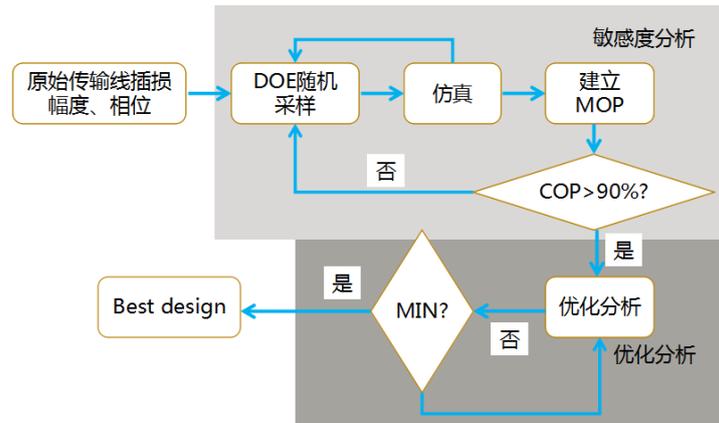


图 3 优化流程

优化过程分为两步，第一步称为敏感度分析，是 optiSlang 软件利用 DOE 算法，不断的将随机采样点输送至电子桌面，电子桌面仿真运行之后，将目标结果反馈至 optiSlang 软件中，建立 MOP 模型。

在这一个过程中，DOE 算法最重要的是对多因素样本的选择，要求各样本之间独立性强，才能在最少的实验中得到最佳的结果。本次优化的敏感度分析中，optiSlang 软件采用 DOE 方法对 390 个线性无关的点进行采样，图 4 中所示为 $\Delta\epsilon$ 与其他 5 变量关于采样点的示意图，图中每两个不同变量之间的相关系数 r 近似为 0，说明这两个变量的采样点均为线性不相关点。经过查看，6 个变量之间两两变量均为线性不相关，在这不进行一一罗列。图中还包括了软件中 Signal Plot 模块，对仿真结果进行了呈现，每一次采样的仿真结果都可以进行直观的对比。

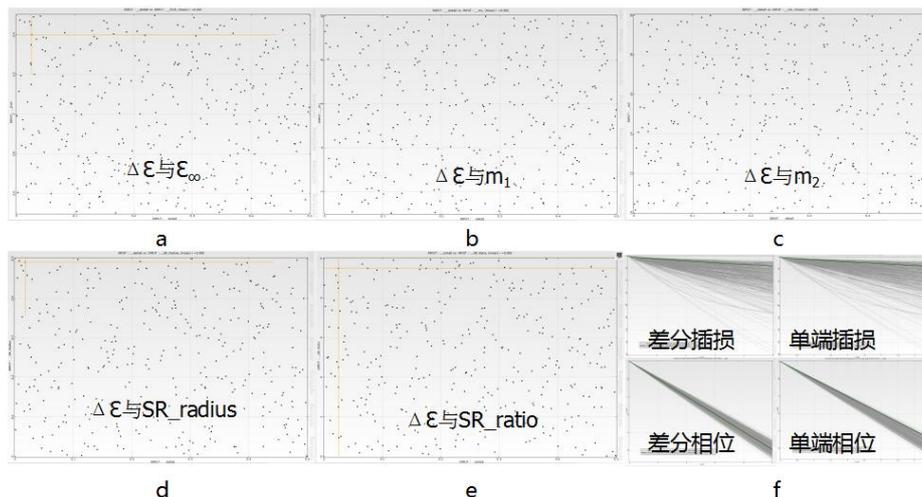


图 4 a-c 表示 $\Delta\epsilon$ 与其他 5 变量关于采样点的示意图；

f 表示单端和差分插损幅度与相位的仿测对比结果

在 AEDT 对线性无关的采样点进行仿真返回至 optiSlang 之后，optiSlang 软件运用回归法，对仿真结果进行整理，建立 MOP 模型，并对 MOP 模型的质量进行分析，得到 COP 参数，图 5 中所示为传输线插损幅度和相位的 MOP 模型和 COP 结果。

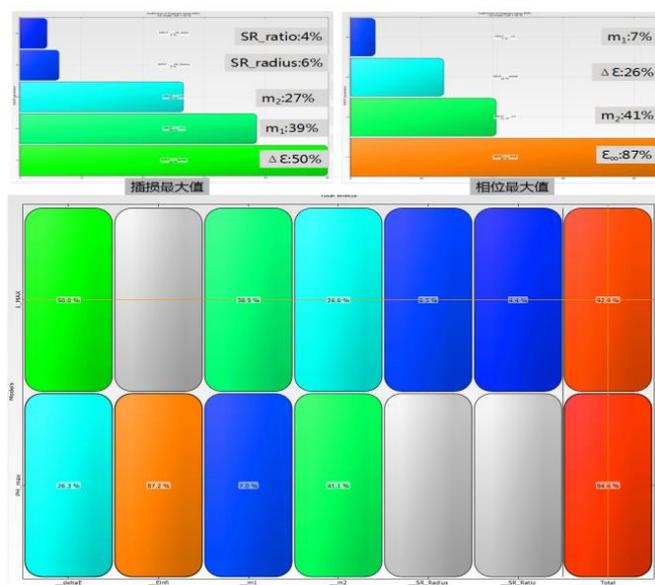


图 5 插损幅度最大值和相位最大值的 MOP 模型和 COP 结果

从图 5 中可以看到，插损幅度和相位的 COP 均高于 90%，说明建立的模型质量较高，参数与目标函数的映射关系极好。单看插损幅度的 MOP 模型可知， ϵ_{∞} 被软件过滤掉了，说明该参数对于插损幅度而言属于非主要因素。剩余的五个参数中， ΔE 的 COP 最大，说明 ΔE 对插损幅度影响最大。与插损幅度不同的是相位中过滤掉的变量是 huray 模型中的参数 SR_ratio 和 SR_radius ，影响最大的参数的是 ϵ_{∞} 。

第二步则是在所建立的 MOP 模型中进行进一步采样优化，得到最优的参数组合。在最终的优化分析中，设定采样点为 300 个，在已有的 MOP 模型中进行局部优化，采用的算法与敏感度分析中算法相同，在此不进行赘述，优化后的 MOP 模型和 COP 结果如图 6 中所示。

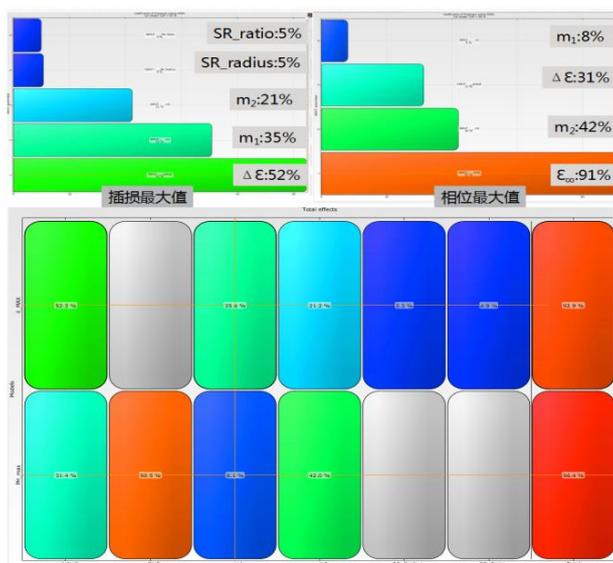


图 6 优化后的 MOP 模型和 COP 结果

从图中可以看到，在敏感度分析基础上，随着进一步的优化，Total COP 在敏感度分析的基础上稍有提高，而每个因素的 COP 有轻微的改变。从图 7 中可以看出，526 号样本为本次拟合优化中最优结果，读取各参数的优化结果以备后续仿真对比，对应的插损幅度仿测均方差为 0.147002，相位仿测均方差为 7.64449。

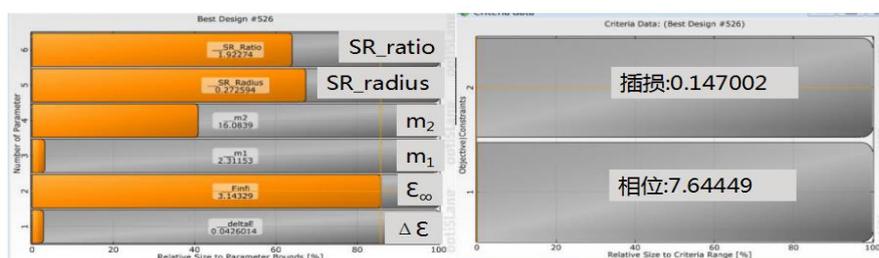


图 7 Best Design

3.2 拟合结果

3.2.1 拟合得到的材料参数

通过以上拟合方法得到的材料参数整理见表 1 所示。

ϵ_{∞}	$\Delta\epsilon$	m_1	m_2	SR_ratio	SR_radius
3.14329	0.0426014	2.31153	16.0839	1.92274	0.272594um

表 1 最优材料参数

3.2.2 拟合得到的 Dk/Df

图 8 中是利用电子桌面绘制得到的 Dk/Df 曲线，与板厂提供的材料参数较为接近。

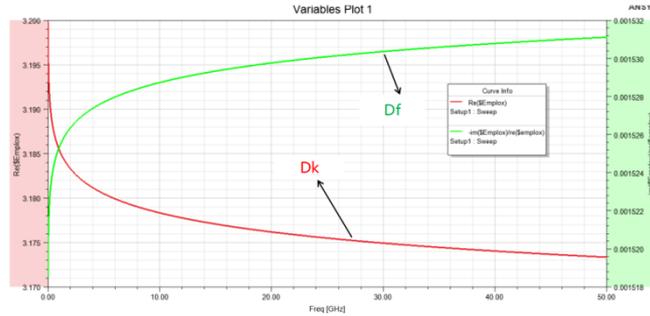


图 8 拟合得到的 Dk/Df 曲线

3.3 传输线仿测对比

3.3.1 测试板信息

测试板厚度为 2.4mm，采用 1078 玻纤居多，铜箔使用粗糙度较低的 H-VLP 材料，共 14 层，叠层采用对称设计，采用 GSG 结构，叠层信息如表 2 所示。为了保证测试带宽为 50GHz，对样本中 SMA footprint 进行了仿真优化，具体优化过程在这里不详细解释。同时为了减小玻纤效应的影响，对测试板进行了 5 度的旋转。

层数	Layer	铜厚、板料和P片 Copper,Core and Prepreg	介质层厚度 Dielectric 单位 Unit : mil	成品铜厚、板料和P片 Copper,Core and Prepreg	成品介质层厚度 Dielectric 单位 Unit : mil	介电常数 DK	基材供应商名称 Supplier name	铜箔类型
01	top.art	0.5oz + Plating		0.5oz + Plating				HTE
		PP()		PP(1035(RC75)*2)	5.33	2.7	松下 R5785(N)	
02	g01p.art	1oz		1oz				HVLP
		CORE		CORE(2*1078)	7.087	2.8	松下 R5785(N)	
03	is01.art	1oz		1oz				HVLP
		PP()		PP(1035(RC75)*3)	7.043	2.7	松下 R5785(N)	
04	g02p.art	0.5oz		0.5oz				HVLP
		CORE		CORE(2*1078)	5	2.92	松下 R5785(N)	
05	is02.art	0.5oz		0.5oz				HVLP
		PP()		PP(1078(RC70)*2)	6.524	2.8	松下 R5785(N)	
06	g03p.art	0.5oz		0.5oz				HVLP
		CORE		CORE(2*1078)	5.748	2.8	松下 R5785(N)	
07	g04p.art	0.5oz		0.5oz				HVLP
		PP()		PP(1078(RC66)*2)	5.579	2.8	松下 R5785(N)	
08	is03.art	0.5oz		0.5oz				HVLP
		CORE		CORE(2*1078)	5.748	2.8	松下 R5785(N)	
09	g05p.art	0.5oz		0.5oz				HVLP
		PP()		PP(1078(RC70)*2)	6.524	2.8	松下 R5785(N)	
10	is04.art	0.5oz		0.5oz				HVLP
		CORE		CORE(2*1078)	5	2.92	松下 R5785(N)	
11	g06p.art	0.5oz		0.5oz				HVLP
		PP()		PP(1035(RC75)*3)	7.043	2.7	松下 R5785(N)	
12	is05.art	1oz		1oz				HVLP
		CORE		CORE(2*1078)	7.087	2.8	松下 R5785(N)	
13	g07p.art	1oz		1oz				HVLP
		PP()		PP(1035(RC75)*2)	5.33	2.7	松下 R5785(N)	
14	bottom.art	0.5oz + Plating		0.5oz + Plating				HTE
设计厚度 (Design Thickness)					2.4+/-0.24mm			
完成厚度 (Finished Thickness)					2.4+/-0.24mm			
阻焊品牌型号 (SolderMask)					TALIOPSR4000-G 23K			

表 2 测试板叠层信息

使用 2XThru 同层差分去嵌，在 SMA 出线处使用单端出线，250mil 左右后走差分线，线长为 1500mil 左右。图 9 中显示了去嵌线的带宽，按照插损幅度回损相差 3dB 的要求，该去嵌线带宽为 50GHz。因此图 10 中所示的 3in 样本线长为 4500mil，6in 样

本线长为 7500mil, 9in 线长样本为 10500mil, 以下串扰仿测对比结果中串扰测试结果均为去嵌后的结果。

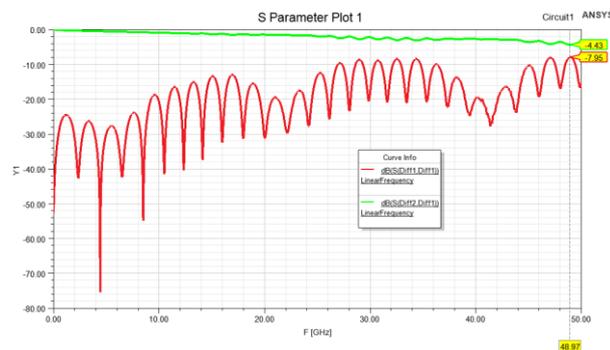


图 9 去嵌带宽示意图

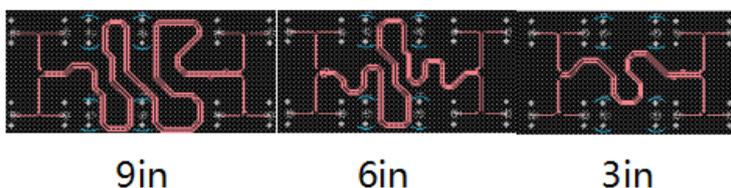


图 10 不同线长的测试板样本

3.3.2 直通线插损幅度和相位的仿测对比

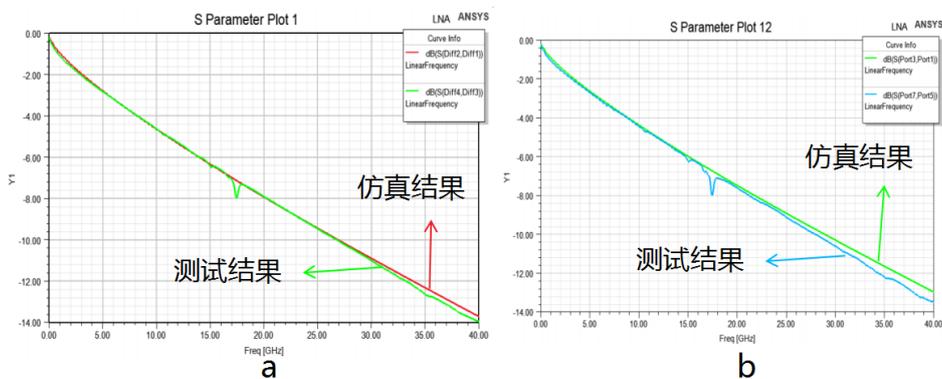


图 11 a 差分线的插损幅度仿测对比, b 单端线的插损幅度仿测对比

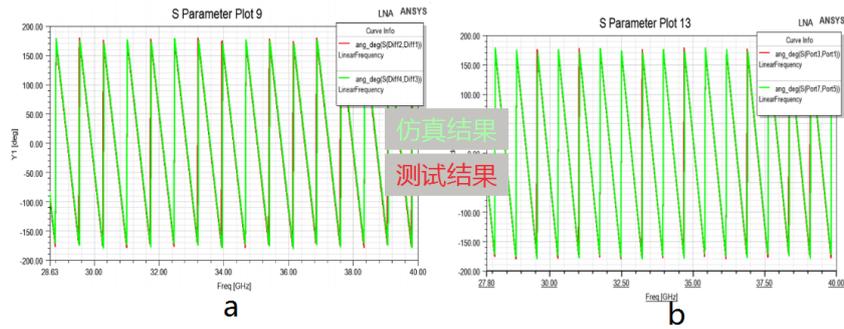


图 12 a 差分线的相位仿测对比, b 单端线的相位仿测对比

从以上单端和差分的插损幅度、相位的仿测对比曲线来看, 仿测相差较小, 基本吻合。

3.3.3 高频段串扰仿测对比

为了进一步确定该方法提取材料参数的精确性, 使用该材料参数对传输线间串扰测试板进行了仿真验证, 为了对串扰结果进行较完善的对比, 考虑了线宽、差分对内间距、线长和差分线对间间距四个影响串扰的因素, 其中线宽考虑了 5.2mil 和 7mil 两种情况, 差分对内间距根据系统阻抗 $92\ \Omega$ 、叠层和线宽共同决定的, 线长包括了长线 9in、中长线 6in 和短线 3in 三种情况, 差分对间间距考虑了 2.8 倍线宽和 4 倍线宽两种情况。表 3 中所列出的是传输线间串扰仿测结果对比。

设计线宽/差分对内间距 _线长 差分线间间距	2.8 倍线宽	4 倍线宽
5.2/3.75mil_3in	<p>测试 ICN:0.331mV 仿真 ICN:0.310mV 差值:0.021mV</p>	<p>测试 ICN:0.107mV 仿真 ICN:0.084mV 差值:0.023mV</p>
5.2/3.75mil_6in	<p>测试 ICN:0.483mV 仿真 ICN:0.449mV 差值:0.034mV</p>	<p>测试 ICN:0.127mV 仿真 ICN:0.140mV 差值:-0.013mV</p>

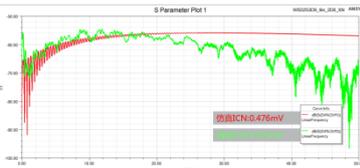
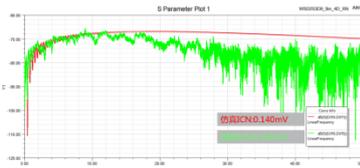
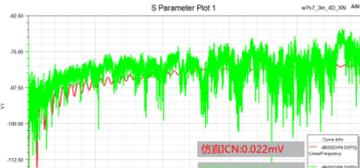
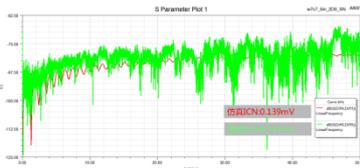
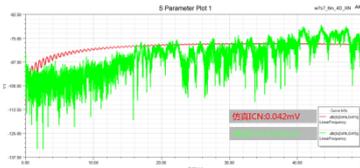
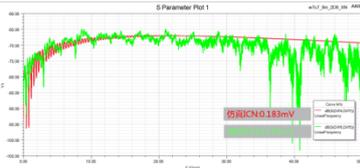
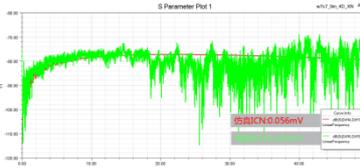
<p>5.2/3.75mil_9in</p>	 <p>测试 ICN:0.523mV 仿真 ICN:0.476mV 差值:0.047mV</p>	 <p>测试 ICN:0.169mV 仿真 ICN:0.140mV 差值:0.029mV</p>
<p>7/7mil_3in</p>	 <p>测试 ICN:0.103mV 仿真 ICN:0.088mV 差值:0.015mV</p>	 <p>测试 ICN:0.036mV 仿真 ICN:0.022mV 差值:0.014mV</p>
<p>7/7mil_6in</p>	 <p>测试 ICN:0.141mV 仿真 ICN:0.139mV 差值:0.002mV</p>	 <p>测试 ICN:0.036mV 仿真 ICN:0.042mV 差值:-0.006mV</p>
<p>7/7mil_9in</p>	 <p>测试 ICN:0.191mV 仿真 ICN:0.183mV 差值:0.008mV</p>	 <p>测试 ICN:0.054mV 仿真 ICN:0.056mV 差值:-0.002mV</p>

表 3 传输线间串扰仿测对比

从以上的仿真结果来看，将拟合得到的材料参数用于高频段传输线间串扰仿真时，改变线宽、差分对内间距、差分对之间间距以及线长，仿测相差都比较小，50GHz 内 ICN 相差最大为 0.047mV，不超过 0.05mV，传输线间串扰仿真精度高，进一步说明该方法提取的材料参数用于高频段传输线间串扰仿真的精确性。

4 结论

1. 通过 AEDT 与 optiSLang 耦合的方法对材料的频变模型进行了拟合, 使用满足因果性的 D-S 模型表征材料的频变特性, huray 模型模拟铜箔的粗糙度, 在 AEDT 软件的 Q2D 和 circuit 模块中实现传输线的插损幅度和相位的仿测对比, optiSLang 软件通过 DOE 算法独特的采样方式, 获得各参数与优化目标之间的映射关系, 建立起 MOP 模型, 对次要因素进行过滤, 按照目标要求优化, 得到最佳材料参数组合。

2. 将拟合得到的材料参数用于差分 and 单端的插损幅度、相位仿真, 发现仿测结果相差较小, 曲线基本吻合。改变线宽、差分对内间距、线长和差分线对间间距四个对传输线间串扰有重要影响的因素, 在 50GHz 带宽内, 串扰仿测结果相差较小, ICN 相差不超过 0.05mV。

[参考文献]

- [1] 袁宇杰. 基于 DOE 和狼群算法的桥式起重机主梁多目标优化[D]. 2019.
- [2] Djordjevic A R , Biljie R M , Likar-Smiljanic V D , et al. Wideband frequency-domain characterization of FR-4 and time-domain causality[J]. IEEE Transactions on Electromagnetic Compatibility, 2001, 43(4):662-667.
- [3] Hall S H . Advanced Signal Integrity for High-Speed Digital Design[M]. WILEY : IEEE, 2008.
- [4] Bracken E . A Causal Huray Model for Surface Roughness[C]// DesignCon 2012. 2012.